

## 基于 $\text{Al}_2\text{O}_3$ 介质的 $\text{Ga}_2\text{O}_3$ MOSFET 器件制备研究

吕元杰, 宋旭波, 何泽召, 谭鑫, 周幸叶, 王元刚, 顾国栋, 冯志红

(河北半导体研究所, 专用集成电路国家级重点实验室, 石家庄 050051)

**摘要:** 采用金属有机化学气相沉积(MOCVD)方法在 Fe 掺杂半绝缘(010) $\text{Ga}_2\text{O}_3$  同质衬底上外延得到 n 型  $\beta\text{-Ga}_2\text{O}_3$  薄膜材料, 材料结构包括 600 nm 未掺杂的  $\text{Ga}_2\text{O}_3$  缓冲层和 200 nm Si 掺杂沟道层。对掺杂浓度为  $3.0 \times 10^{17}$  和  $1.0 \times 10^{18} \text{ cm}^{-3}$  的样品进行了高温合金欧姆接触实验, 在掺杂浓度为  $3.0 \times 10^{17} \text{ cm}^{-3}$  的样品上难以实现良好的欧姆接触, 掺杂浓度为  $1.0 \times 10^{18} \text{ cm}^{-3}$  的样品实现了欧姆接触最低值( $9.8 \Omega\cdot\text{mm}$ )。基于掺杂浓度为  $1.0 \times 10^{18} \text{ cm}^{-3}$  的 n 型  $\beta\text{-Ga}_2\text{O}_3$  薄膜材料, 采用原子层沉积的  $\text{Al}_2\text{O}_3$  作为栅下绝缘介质层, 研制出  $\text{Ga}_2\text{O}_3$  金属氧化物半导体场效应晶体管(MOSFET)。栅压为 2 V 时, 器件漏源饱和电流达到 108 mA/mm, 器件峰值跨导达到 17 mS/mm。由于栅漏电特性较差, 器件的三端击穿电压仅为 23 V@ $V_{\text{gs}} = -12$  V。采用高介电常数的  $\text{HfO}_2$  或者  $\text{Al}_2\text{O}_3/\text{HfO}_2$  复合结构作为栅下介质能够改善栅漏电特性, 提升器件的击穿性能。

**关键词:** 氧化镓; 金属氧化物半导体场效应晶体管; 漏源饱和电流; 栅漏电

中图分类号: TQ174 文献标识码: A

## $\text{Ga}_2\text{O}_3$ MOSFET Device with $\text{Al}_2\text{O}_3$ Gate Dielectric

LV Yuan-Jie, SONG Xu-Bo, HE Ze-Zhao, TAN Xin, ZHOU Xing-Ye,  
WANG Yuan-Gang, GU Guo-Dong, FENG Zhi-Hong

(National Key Laboratory of ASIC, Hebei Semiconductor Research Institute, Shijiazhuang 050051, China)

**Abstract:** n-typed  $\beta\text{-Ga}_2\text{O}_3$  was homoepitaxially grown by metal organic chemical vapor deposition (MOCVD) on a Fe-doped semi-insulating (010)  $\text{Ga}_2\text{O}_3$  substrate. The structure consisted of a 600 nm undoped (UID)  $\text{Ga}_2\text{O}_3$  buffer layer and 200 nm Si-doped channel layer. High-temperature Ohmic alloy experiments were taken on two kinds of n-typed  $\beta\text{-Ga}_2\text{O}_3$  with Si donor concentrations of  $3.0 \times 10^{17}$  and  $1.0 \times 10^{18} \text{ cm}^{-3}$ . It's hard to realize good Ohmic contact on the  $\beta\text{-Ga}_2\text{O}_3$  epitaxial layer with donor concentrations of  $3.0 \times 10^{17} \text{ cm}^{-3}$ . The lowest Ohmic value of  $9.8 \Omega\cdot\text{mm}$  was obtained on the substrate with donor concentrations of  $1.0 \times 10^{18} \text{ cm}^{-3}$ . Metal-oxide-semiconductor field-effect transistor (MOSFET) was fabricated based on homoepitaxial  $\beta\text{-Ga}_2\text{O}_3$  film with donor concentrations of  $1.0 \times 10^{18} \text{ cm}^{-3}$ , in which  $\text{Al}_2\text{O}_3$  grown by atomic layer deposition (ALD) was used as gate dielectric. The drain saturation current of the fabricated device reached 108 mA/mm at  $V_{\text{gs}}$  of 2 V, and a high peak transconductance of 17 mS/mm was obtained. Due to poor gate leakage, the three-terminal off-state breakdown voltage was just 23 V at  $V_{\text{gs}} = -12$  V. The breakdown characteristics can be improved by introducing  $\text{HfO}_2$  with high dielectric constant or  $\text{Al}_2\text{O}_3/\text{HfO}_2$  composite structure.

**Key words:**  $\text{Ga}_2\text{O}_3$ ; MOSFET; drain saturation current; gate leakage

收稿日期: 2017-11-09; 收到修改稿日期: 2018-01-04

基金项目: 国家自然科学基金(61674130, 61604137) National Natural Science Foundation of China (61674130, 61604137)

作者简介: 吕元杰(1985-), 男, 博士, 副研究员. E-mail: yuanjielv@163.com

通讯作者: 冯志红, 研究员. E-mail: ga917vv@163.com

氧化镓( $\text{Ga}_2\text{O}_3$ )材料是一种超宽禁带半导体, 比氮化镓( $\text{GaN}$ )和碳化硅( $\text{SiC}$ )具有更为优越的物理特性, 成为近年来新型功率半导体材料与器件领域的研究热点<sup>[1-3]</sup>。氧化镓是一种III-VI族直接带隙宽禁带半导体材料, 室温下禁带宽度可达到 4.8 eV, 有 5 种不同的多形体结构, 其中  $\beta$  相(单斜)结构最为稳定, 其余四种为亚稳定结构。一般  $\text{Ga}_2\text{O}_3$  薄膜由于存在氧空位而呈现 n 型导电, 可以通过掺杂硅( $\text{Si}$ )和锡( $\text{Sn}$ )等杂质实现精确的 n 型掺杂, 但 p 型  $\text{Ga}_2\text{O}_3$  的制备仍然是一个世界性难题。 $\text{Ga}_2\text{O}_3$  材料的击穿电场强度可达 8 MV/cm, 是  $\text{SiC}$  和  $\text{GaN}$  材料理论击穿场强的 3 倍左右, 非常适用于高击穿电压器件领域。巴利加(Baliga)优值是用来全面评价半导体材料在功率器件中的应用价值指数, 除与击穿电场强度有关, 还会受到电子迁移率和介电常数的影响。 $\beta\text{-Ga}_2\text{O}_3$  的巴利加优值是  $\text{GaN}$  的 4 倍、 $\text{SiC}$  的 10 倍以上。因此, 在达到相同耐压的条件下, 采用  $\beta\text{-Ga}_2\text{O}_3$  的单极器件在理论上的导通电阻仅为  $\text{SiC}$  的 1/10、 $\text{GaN}$  的 1/3, 这有利于减少电源电路的导通电力损耗, 最大程度上提高器件的功率密度。 $\beta\text{-Ga}_2\text{O}_3$  在制备大功率密度的功率电子器件方面具有得天独厚的优势。此外,  $\text{Ga}_2\text{O}_3$  单晶同质衬底为高质量低缺陷  $\beta\text{-Ga}_2\text{O}_3$  外延奠定了基础, 而且  $\text{Ga}_2\text{O}_3$  单晶衬底可采用制备蓝宝石( $\text{Al}_2\text{O}_3$ )衬底同样的工艺, 适合低成本的大批量生产,  $\text{Ga}_2\text{O}_3$  功率器件在制备成本方面有明显优势<sup>[4-6]</sup>。

目前国外已有很多关于  $\beta\text{-Ga}_2\text{O}_3$  器件的报道, 如金属氧化物半导体场效应晶体管(MOSFETs), 金属半导体场效应晶体管(MESFETs)以及肖特基二极管等<sup>[7-8]</sup>, 并取得了不错的研究成果。Wong 等<sup>[9]</sup>利用分子束外延设备(MBE)在 Fe 掺杂(010)取向的  $\text{Ga}_2\text{O}_3$  单晶同质衬底上外延得到 Si 掺杂的 n 型  $\beta\text{-Ga}_2\text{O}_3$  外延薄膜, 并采用原子层沉积的  $\text{Al}_2\text{O}_3$  作为栅下介质, 同时结合栅场板结构研制出  $\beta\text{-Ga}_2\text{O}_3$  MOSFET, 器件漏源电流开关比达到  $10^9$ , 击穿电压超过 750 V, 该值为目前  $\text{Ga}_2\text{O}_3$  MOSFET 器件报道最高值。Green 等<sup>[1]</sup>采用金属有机气相外延(MOPVE)方法在(010)取向的  $\text{Ga}_2\text{O}_3$  单晶同质衬底上外延得到 Sn 掺杂的 n 型  $\beta\text{-Ga}_2\text{O}_3$  外延薄膜, 同样采用原子层沉积的  $\text{Al}_2\text{O}_3$  作为栅下介质, 研制出栅长为 2  $\mu\text{m}$ 、栅源间距为 0.8  $\mu\text{m}$ 、栅漏间距为 0.6  $\mu\text{m}$  的  $\beta\text{-Ga}_2\text{O}_3$  MOSFET, 器件的击穿场强超过 3.8 MV/cm, 该值已经超过了  $\text{GaN}$  (3 MV/cm)和  $\text{SiC}$  (3.18 MV/cm)的理论击穿场强。Zhou 等<sup>[10]</sup>采用撕拉法从(100)取向的 n 型  $\text{Ga}_2\text{O}_3$  衬底上转移获得纳米带状的  $\beta\text{-Ga}_2\text{O}_3$  材料, 研制出背栅结构的  $\beta\text{-Ga}_2\text{O}_3$  MOSFET, 饱和电流达到 1.5 A/mm,

为目前饱和电流报道最高值, 而且该器件可以通过改变撕拉薄膜的厚度实现阈值电压的调控, 阈值电压能够达到 100 V<sup>[11]</sup>, 但该方法获得的  $\text{Ga}_2\text{O}_3$  材料由于薄膜厚度等方面的限制, 难以实际应用。

国外在  $\beta\text{-Ga}_2\text{O}_3$  材料外延, 尤其是 MOSFET 器件方面已经取得了可喜的研究成果, 但是国内关于  $\text{Ga}_2\text{O}_3$  的报道仅限于单晶衬底、材料外延、探测器以及少量的肖特基二极管等方面<sup>[12-14]</sup>, 在  $\beta\text{-Ga}_2\text{O}_3$  MOSFET 器件制备方面还未有报道。本工作基于 n 型  $\beta\text{-Ga}_2\text{O}_3$  外延薄膜材料, 成功研制了  $\beta\text{-Ga}_2\text{O}_3$  MOSFET 器件。

## 1 材料外延与器件工艺

### 1.1 n 型 $\beta\text{-Ga}_2\text{O}_3$ 薄膜外延

图 1 为  $\text{Ga}_2\text{O}_3$  MOSFET 器件横截面结构示意图。采用金属有机化学气相沉积(MOCVD)设备在 Fe 掺杂半绝缘(010) $\text{Ga}_2\text{O}_3$  衬底上外延得到  $\beta\text{-Ga}_2\text{O}_3$  外延薄膜。外延材料从衬底往上依次为 600 nm 非故意掺杂的  $\text{Ga}_2\text{O}_3$  缓冲层和 200 nm Si 掺杂的沟道层。这里制备了两种不同 Si 掺杂浓度的样品, 掺杂浓度分别为  $3.0 \times 10^{17}$  和  $1.0 \times 10^{18} \text{ cm}^{-3}$ 。室温霍尔测试表明, 这两种材料的载流子迁移率分别为 42 和  $20 \text{ cm}^2/(\text{V} \cdot \text{s})$ 。

### 1.2 欧姆接触实验

在两种掺杂浓度的样品上分别开展了欧姆接触实验。欧姆接触电极采用 Ti/Au (20/180 nm)两层金属, 随后利用快速退火设备在氮气氛围中退火 1 min, 退火温度分别为 400℃、450℃、500℃、550℃和 600℃。利用线性传输模型测量得到不同退火条件下

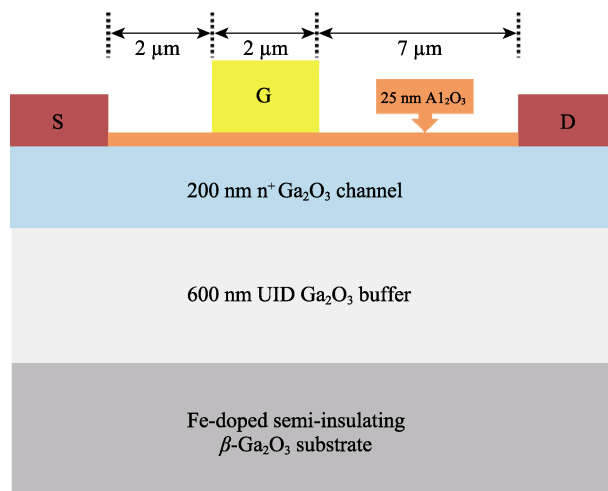


图 1  $\text{Ga}_2\text{O}_3$  MOSFET 器件横截面结构示意图

Fig. 1 Schematic cross section of the fabricated  $\text{Ga}_2\text{O}_3$  MOSFET

器件的欧姆接触值( $R_C$ ), 测试结果列于图 2。由于  $\text{Ga}_2\text{O}_3$  材料超宽禁带的特性, n 型掺杂浓度较低时, 难以实现良好的欧姆接触。从图 2 可以看到, n 型掺杂浓度为  $3.0\times 10^{17}\text{ cm}^{-3}$  时, 在  $400\sim 600^\circ\text{C}$  的退火范围内, 欧姆接触电阻均大于  $35\ \Omega\cdot\text{mm}$ , 欧姆接触很差; 当掺杂浓度提高到  $1.0\times 10^{18}\text{ cm}^{-3}$  后, 可以实现相对较好的欧姆接触,  $450^\circ\text{C}$  以下退火可以实现最低欧姆接触电阻为  $9.8\ \Omega\cdot\text{mm}$ 。采用离子注入工艺, 在欧姆接触区域形成重掺杂, 可以进一步降低欧姆接触特性, 降低器件导通电阻。

1.3 器件制备工艺

基于欧姆接触实验结果, 本工作在 Si 掺杂浓度为  $1.0\times 10^{18}\text{ cm}^{-3}$  的  $\beta\text{-Ga}_2\text{O}_3$  外延薄膜上制备 MOSFET 器件。器件制备工艺从台面刻蚀开始, 采用电感耦合等离子体(ICP)刻蚀设备, 并利用  $\text{BCl}_3$  和 Ar 进行干法刻蚀, 氧化镓薄膜刻蚀速率约为  $90\text{ nm/min}$ , 台面刻蚀高度为  $300\text{ nm}$ 。源漏欧姆接触采用 Ti/Au ( $20/180\text{ nm}$ )两层金属, 随后在氮气氛围中  $450^\circ\text{C}$  下退火  $1\text{ min}$ 。采用原子层沉积(ALD)设备在器件表面生长厚度为  $25\text{ nm}$  的  $\text{Al}_2\text{O}_3$  介质, 外延生长温度为  $250^\circ\text{C}$ , 采用水( $\text{H}_2\text{O}$ )作为氧源。最后利用蒸发剥离工艺制备栅长为  $2\ \mu\text{m}$  的栅电极, 其采用 Ni/Au 两层金属。图 3 为  $\text{Ga}_2\text{O}_3$  MOSFE 器件显微镜照片, 栅源间距( $L_{\text{gs}}$ )为  $2\ \mu\text{m}$ , 栅漏间距( $L_{\text{gd}}$ )为  $7\ \mu\text{m}$ 。

2 器件特性分析

图 4 为  $\text{Ga}_2\text{O}_3$  MOSFET 的直流输出特性曲线, 该曲线是利用半导体参数分析仪测量得到的。在输出特性曲线测试过程中, 漏端偏压( $V_{\text{ds}}$ )从  $0\text{ V}$  施加到  $20\text{ V}$ , 步长为  $0.1\text{ V}$ ; 栅端偏压( $V_{\text{gs}}$ )从  $2\text{ V}$  施加至  $-12\text{ V}$ , 步长为  $-2\text{ V}$ 。从图 4 可以看到, 器件展示出良好的夹断特性。在栅偏压为  $2\text{ V}$  下, 漏源饱和电流

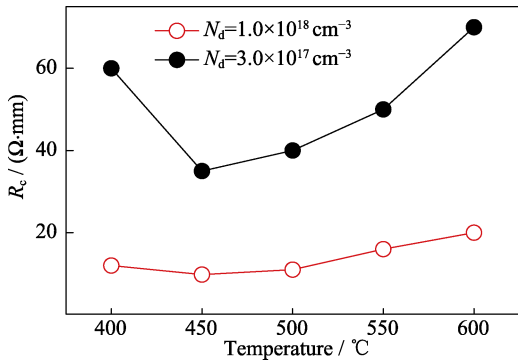


图 2 不同 Si 掺杂浓度下欧姆接触电阻随退火温度的变化  
Fig. 2 Change of Ohmic contact resistances with annealing temperature at different Si donor concentrations

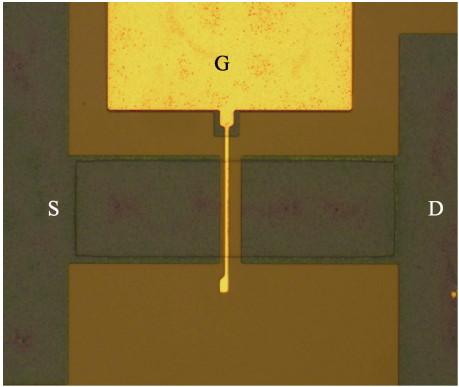


图 3  $\text{Ga}_2\text{O}_3$  MOSFET 器件显微镜照片  
Fig. 3 Microscope image of the fabricated  $\text{Ga}_2\text{O}_3$  MOSFET

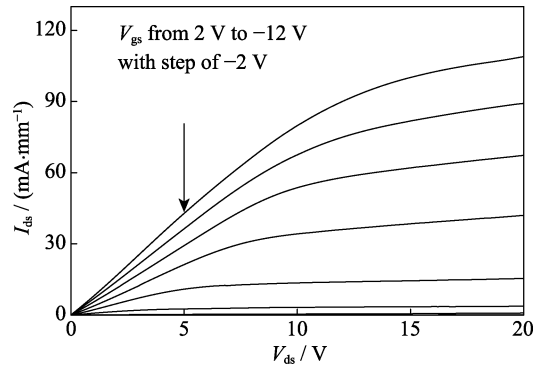


图 4  $\text{Ga}_2\text{O}_3$  MOSFET 器件输出特性曲线  
Fig. 4 Output characteristics of the  $\text{Ga}_2\text{O}_3$  MOSFET

达到  $108\text{ mA/mm}$ 。从输出曲线外推得到开态导通电阻( $R_{\text{ON}}$ )为  $128.5\ \Omega\cdot\text{mm}$ 。表 1 汇总了已报道的基于外延 n 型  $\text{Ga}_2\text{O}_3$  薄膜的 MOSFET 相关电学参数, 本研究外延的 n 型  $\text{Ga}_2\text{O}_3$  薄膜材料在掺杂浓度为  $1.0\times 10^{18}\text{ cm}^{-3}$  时, 载流子迁移率仅为  $20\text{ cm}^2/(\text{V}\cdot\text{s})$ , 远低于国外已报道的结果, 还需继续优化外延工艺, 降低电离杂质散射, 提升载流子迁移率。此外, 相比于已报道的  $\text{Ga}_2\text{O}_3$  MOSFET 器件, 本工作研制的器

表 1  $\text{Ga}_2\text{O}_3$  MOSFET 电学参数汇总  
Table 1 Summary of electrical parameters for  $\text{Ga}_2\text{O}_3$  MOSFET

	Doping concentration/ $\text{cm}^{-3}$	Carrier mobility/ $(\text{cm}^2\cdot\text{V}^{-1}\cdot\text{s}^{-1})$	Drain source saturation current/ $(\text{mA}\cdot\text{mm}^{-1})$	Break-down voltage/V	Ref.
1	$3.0\times 10^{17}$	NR	26	370	[4]
2	$4.8\times 10^{17}$	19.7	60	200	[1]
3	$3.0\times 10^{17}$	70-95	78	755	[9]
4	$2.3\times 10^{17}$	24	0.24	612	[11]
5	$4.0\times 10^{17}$	111	80	479	[5]
6	$1.3\times 10^{18}$	96	150	NR	[15]
	$3.0\times 10^{17}$	42			This work
	$1.0\times 10^{18}$	20	108	23	

件展示出较高的漏源饱和电流密度, 这主要是  $\text{n}$  型  $\text{Ga}_2\text{O}_3$  薄膜材料的掺杂浓度较高导致的。掺杂浓度越高对器件的漏源饱和电流以及导通电阻越有利, 但会导致击穿特性变差。

图 5 给出了  $\text{Ga}_2\text{O}_3$  MOSFET 的转移特性曲线。该测试曲线是利用半导体参数分析仪测量得到的, 测试过程中漏偏压固定为 18 V, 栅偏压从 -14 V 增加到 2 V, 步长为 0.1 V。器件的阈值电压( $V_{\text{th}}$ )约为 -10 V, 峰值跨导达到 17  $\text{mS/mm}$ 。

图 6 为夹断状态下器件击穿特性, 测试过程中栅压固定为 -12 V, 同时监测漏源电流( $I_{\text{ds}}$ )和栅漏电流( $I_{\text{g}}$ )。从图 6 可以看到, 器件的三端击穿电压为 23 V, 此外还可以看到器件的栅漏电较大, 这是导致器件击穿特性差的主要原因。在器件制备过程中同时制备了金属/ $\text{Al}_2\text{O}_3$ /金属的电容结构, 发现该结构的绝缘特性良好, 两端电流为  $10^{-11}$  A 量级, 击穿电压大于 200 V。因此, 本工作生长的  $\text{Al}_2\text{O}_3$  介质具有良好的绝缘特性。器件栅漏电较大可能是由于  $\text{Al}_2\text{O}_3$  与  $\text{Ga}_2\text{O}_3$  的界面态导致的。据文献报道, 采用  $\text{H}_2\text{O}$  作为氧源制备的  $\text{Al}_2\text{O}_3$  介质容易在异质界面处产生高浓度的固定正电荷和类受主界面态, 从而导致栅漏电较大<sup>[16]</sup>。表 1 汇总的  $\text{Ga}_2\text{O}_3$  MOSFET 器件

都是采用  $\text{Al}_2\text{O}_3$  作为栅下介质, 且实现了很高的击穿特性。因此, 优化原子层沉积  $\text{Al}_2\text{O}_3$  介质工艺, 降低界面态是下一步的工作重点。同时, 将采用高介电常数的  $\text{HfO}_2$  介质或者  $\text{Al}_2\text{O}_3/\text{HfO}_2$  复合结构作栅下介质层降低栅漏电, 以提升器件击穿特性。

### 3 结论

基于同质外延的  $\text{n}$  型  $\beta\text{-Ga}_2\text{O}_3$  薄膜材料研制出了  $\text{Ga}_2\text{O}_3$  金属氧化物半导体场效应晶体管(MOSFET)。 $\text{n}$  型  $\beta\text{-Ga}_2\text{O}_3$  薄膜材料是在铁掺杂的半绝缘(010)  $\text{Ga}_2\text{O}_3$  衬底上同质外延实现的, 材料结构包括 600 nm 未掺杂的  $\text{Ga}_2\text{O}_3$  缓冲层和 200 nm 硅掺杂的  $\text{Ga}_2\text{O}_3$  沟道层, 其中沟道层  $\text{n}$  型掺杂浓度为  $1.0 \times 10^{18} \text{ cm}^{-3}$ 。 $\text{Ga}_2\text{O}_3$  MOSFET 器件采用 25 nm  $\text{Al}_2\text{O}_3$  作为栅下绝缘介质层, 研制的器件漏源饱和电流为 108  $\text{mA/mm}$  @  $V_{\text{gs}}=2 \text{ V}$ , 峰值跨导达到 17  $\text{mS/mm}$ 。由于栅漏电特性较差, 导致器件的三段击穿电压仅为 23 V @  $V_{\text{gs}}=-12 \text{ V}$ 。通过引入高 K 介质, 如  $\text{HfO}_2$  或  $\text{Al}_2\text{O}_3/\text{HfO}_2$  复合结构作栅下介质层来改善漏电特性能够进一步提升器件的击穿特性。

### 参考文献:

- [1] GREEN A J, CHABAK K D, HELLER E R, *et al.* 3.8-MV/cm breakdown strength of MOVPE-grown Sn-doped  $\beta\text{-Ga}_2\text{O}_3$  MOSFETs. *IEEE Electron Device Lett.*, 2016, **37**(7): 902–905.
- [2] ZHOU H, ALGHMADI S, SI M, *et al.*  $\text{Al}_2\text{O}_3/\text{Ga}_2\text{O}_3$  (-201) interface improvement through piranha pretreatment and postdeposition annealing. *IEEE Electron Device Lett.*, 2016, **37**(11): 1411–1414.
- [3] AHN S, REN F, KIM J, *et al.* Effect of front and back gates on  $\beta\text{-Ga}_2\text{O}_3$  nano-belt field-effect transistors. *Applied Physics Letters*, 2016, **109**(6): 062102–1–4.
- [4] HIGASHIWAKI M, SASAKI K, KURAMATA T, *et al.* Depletion-mode  $\text{Ga}_2\text{O}_3$  metal-oxide-semiconductor field-effect transistors on  $\beta\text{-Ga}_2\text{O}_3$  (010) substrates and temperature dependence of their device characteristics. *Applied Physics Letters*, 2013, **103**(12): 123511–1–4.
- [5] MOSER N, MCCANDLESS J, CRESPO A, *et al.* Ge-doped  $\beta\text{-Ga}_2\text{O}_3$  MOSFETs. *IEEE Electron Device Lett.*, 2017, **38**(6): 775–778.
- [6] ZHOU H, SI M, ALGHAMADI S, *et al.* High-performance depletion/enhancement-mode  $\beta\text{-Ga}_2\text{O}_3$  on insulator (GOOI) field-effect transistors with record drain currents of 600/450  $\text{mA/mm}$ . *IEEE Electron Device Lett.*, 2017, **38**(1): 103–106.
- [7] HIGASHIWAKI M, SASAKI K, KURAMATA A, *et al.* Gallium oxide ( $\text{Ga}_2\text{O}_3$ ) metal-semiconductor field-effect transistors on single-crystal  $\beta\text{-Ga}_2\text{O}_3$  (010) substrates. *Appl. Phys. Lett.*, 2012, **100**(1): 013504–1–3.

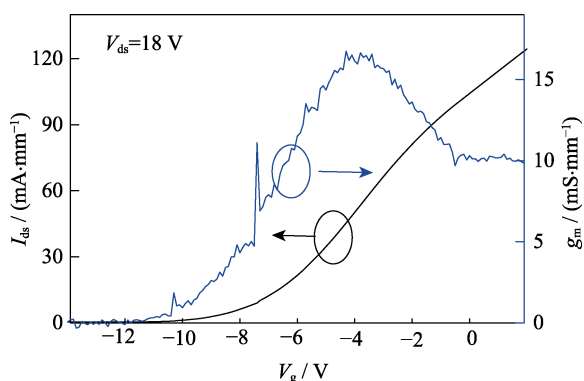


图 5  $\text{Ga}_2\text{O}_3$  MOSFE 器件的转移特性曲线  
Fig. 5 Transfer characteristics of the  $\text{Ga}_2\text{O}_3$  MOSFET

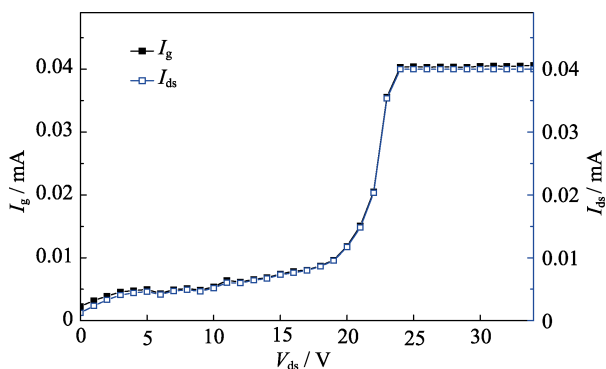


图 6  $\text{Ga}_2\text{O}_3$  MOSFE 器件的三端击穿特性曲线  
Fig. 6 Three-terminal off-state breakdown characteristics for the  $\text{Ga}_2\text{O}_3$  MOSFET

- [8] SASAKI K, HIGASHIWAKI M, KURAMATA A, *et al.* Ga<sub>2</sub>O<sub>3</sub> Schottky barrier diodes fabricated by using single-crystal  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> (010) substrates. *IEEE Electron Device Lett.*, 2013, **34(4)**: 493–495.
- [9] WONG M H, SASAKI K, KURAMATA A, *et al.* Field-plated Ga<sub>2</sub>O<sub>3</sub> MOSFET with a breakdown voltage of over 750 V. *IEEE Electron Device Lett.*, 2016, **37(2)**: 212–215.
- [10] ZHOU H, MAIZE K, QIU G, *et al.*  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> on insulator field-effect transistors with drain currents exceeding 1.5 A/mm and their self-heating effect. *Appl. Phys. Lett.*, 2017, **111(9)**: 092102–1–4.
- [11] CHABAK K D, MOSER N, GREEN A J, *et al.* Enhanced-mode Ga<sub>2</sub>O<sub>3</sub> wrap-gate fin field-effect transistors on native (010)  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> substrate with high breakdown voltage. *Appl. Phys. Lett.*, 2016, **109(21)**: 213501–1–5.
- [12] GUO JIN-JIN, LIU AI-HUA, MAN BAO-HUA, *et al.* Heteroeptitaxy, ultraviolet and luminescence characterizations of  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> grown using LMBE. *Materials Review*, 2012, **26(6)**: 52–58.
- [13] HE BIN, XING JIE, DUAN YAN-TING, *et al.* Research progress of Ga<sub>2</sub>O<sub>3</sub> UV photodetectors. *Materials Review*, 2013, **27(22)**: 157–163.
- [14] ZHANG HONG-ZHE, WANG LIN-JUN, XIA CHANG-TAI, *et al.* Research progress of wide-gap semiconductor  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> single crystal. *Journal of Synthetic Crystals*, 2015, **44(11)**: 2952–2973.
- [15] GREEN A J, CHABAK K D, BALDINI M, *et al.*  $\beta$ -Ga<sub>2</sub>O<sub>3</sub> MOSFETs for radio frequency operation. *IEEE Electron Device Lett.*, 2017, **38(6)**: 790–793.
- [16] HUANG S, YANG S, ROBERTS J, *et al.* Threshold voltage instability in Al<sub>2</sub>O<sub>3</sub>/GaN/AlGaIn/GaN metal–insulator–semiconductor high-electron mobility transistors. *Jpn. J. Appl. Phys.*, 2011, **50(11)**: 110202–1–3.